



专注于高端实时控制芯片设计

Xplorer-GS32F0049 系列 生态板用户手册

2024 年 8 月 10 日

格见构知（上海）半导体有限公司 | 深圳格见构知半导体有限公司（简称“格见半导体”）是一家专注于高端实时控制芯片设计公司，在芯片产品定义、设计研发、量产导入、销售运营等领域都具备丰富经验。

GS32-DSP 是格见半导体自主研发的实时控制微处理器系列产品。公司致力于为数字能源、数字电源、工业自动化、智能汽车、机器人、高端家电等领域提供芯片解决方案。

更多产品资料：sales@gejian-semi.com; support@gejian-semi.com

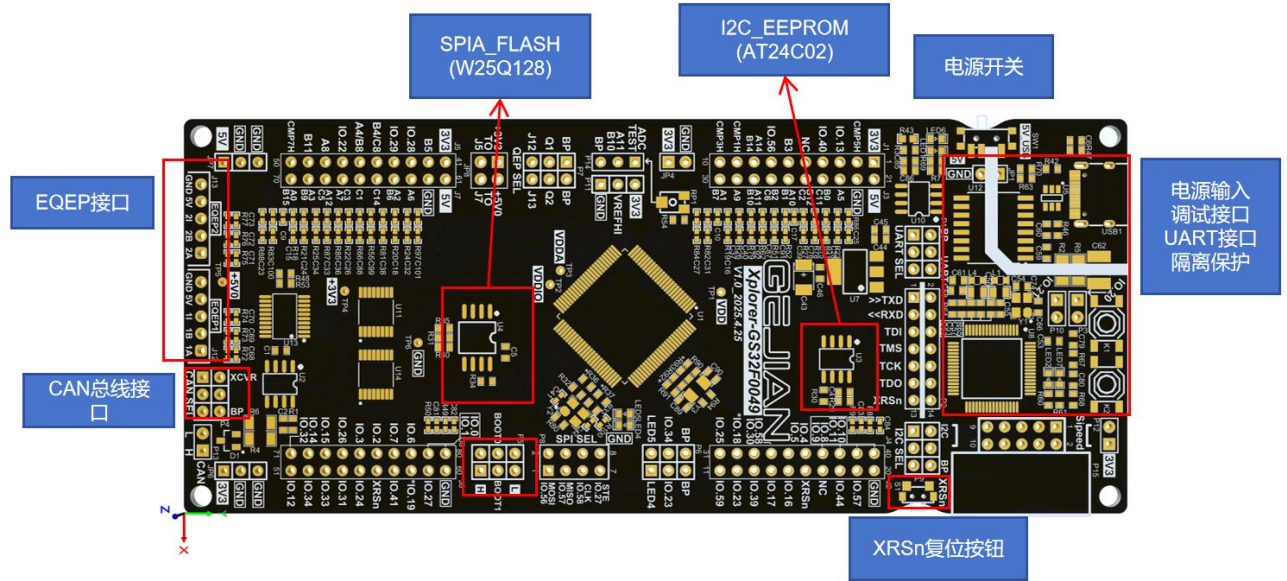
更多详情访问：www.gejian-semi.com



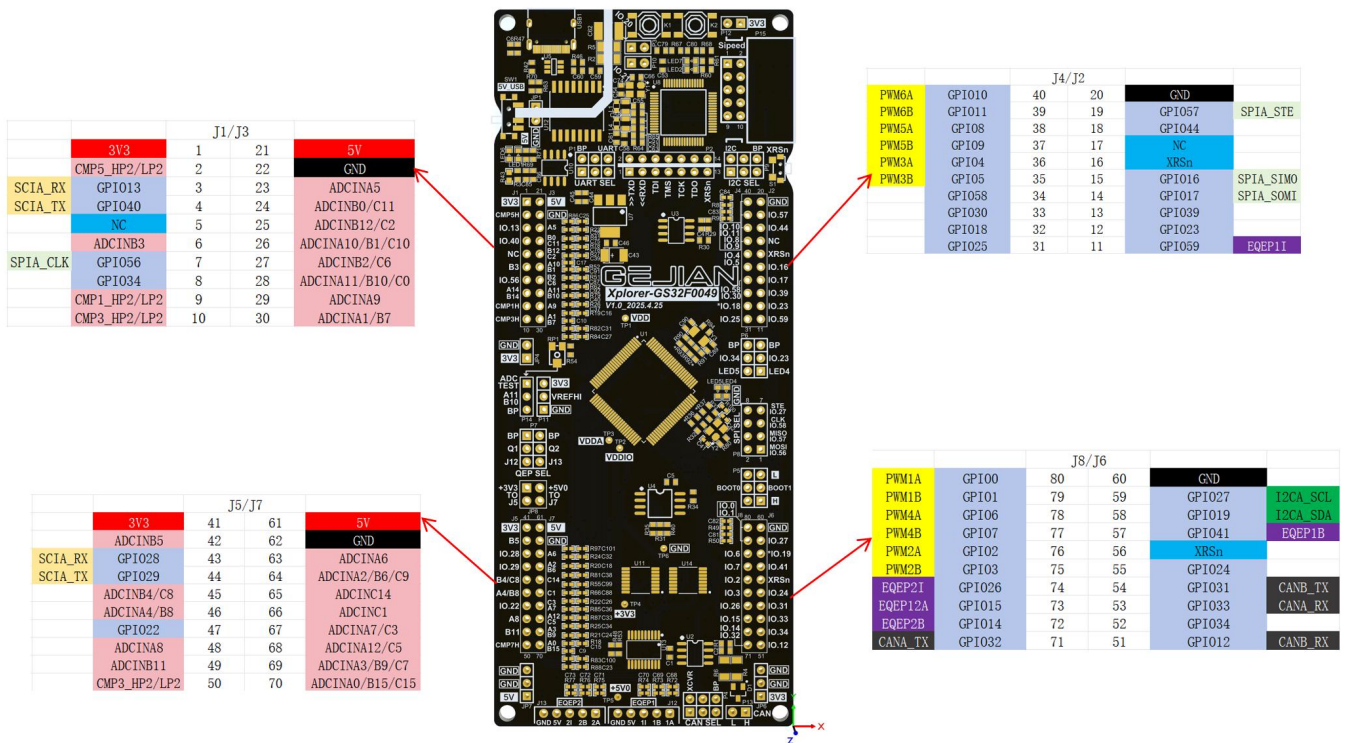
更多官方资讯

1 总体框图

生态板的总体框图



生态板引脚分布图



2 功能介绍

在使用生态板时，需要先将硬件的管脚通过跳线帽连接，以便于正常调试

2.1 板载调试与供电隔离电路

板载调试器包含了 JTAG 调试功能与 USB2UART 功能。因此当用户 PC 连接该生态板的 Type-C 接口时如图 2-1-1 所示，

- 1) PC 上会出现“USB Composite Device”设备（Vendor ID = 0403， Device ID = 6010）用于 JTAG 调试，
- 2) 以及出现一个新的 COM 口用于上位机与目标板进行串口通信。

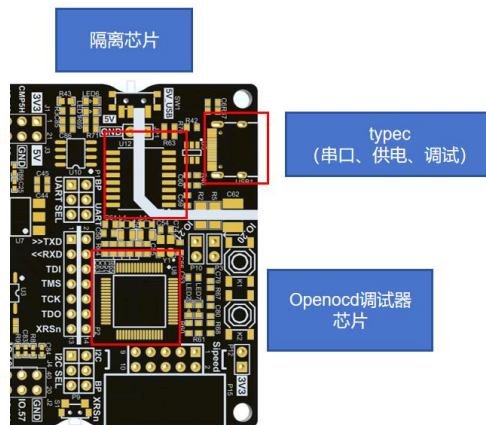


图 2-1-1 板载调试与隔离电路示意图

2.2 电源选择跳线

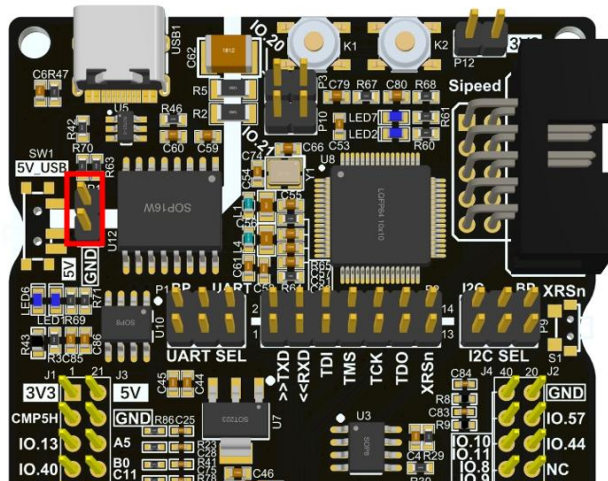


图 2-2-1 JP1 PCB 管脚示意图

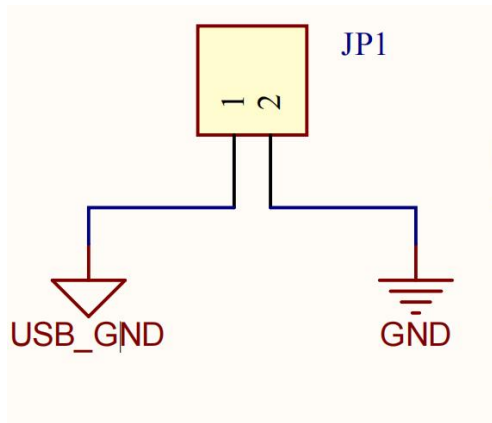


图 2-2-2 JP1 硬件原理图

JP1 管脚如图 2-2-1 所示，图 2-2-2 为硬件原理图：

连通——PCB 由 USB（type-C）供电；

断开——PCB 可由外部连线供电；

2.3 UART 引脚选择

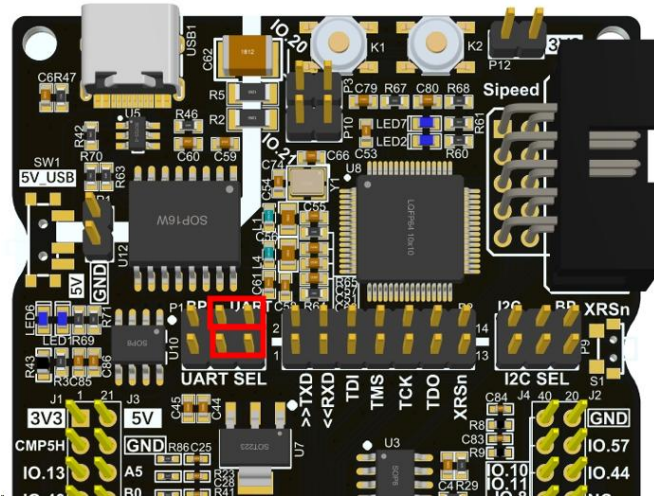


图 2-3-1 UARTSEL 引脚选择示意图

GPIO28 BP	1	P1	2	GPIO29 BP
GPIO28	3	1	4	GPIO29
MCU_RXD	5	3	6	MCU_TXD
		5	6	

图 2-3-2 UART 引脚硬件原理图

按照上图 2-3-1 连接跳线，GPIO28（SCIA_TX）、GPIO29（SCIA_RX）与板载调试器连接；用作板载调试器、USB 转串口（当前板子串口芯片 U10 默认 NC）等功能时，图示跳线帽需要连接。

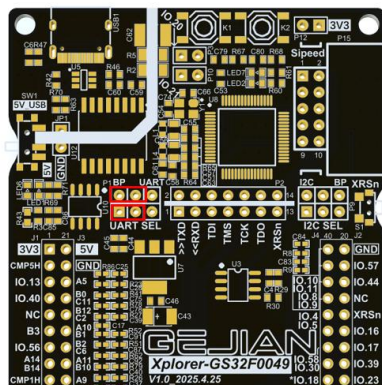


图 2-3-3 UARTBP 引脚选择示意图

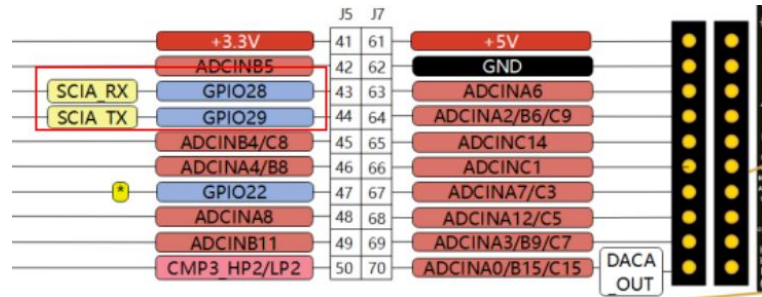


图 2-3-4 SCI 引脚分布图

按照上图 2-3-3 连接跳线，GPIO28 (SCIA_TX)、GPIO29 (SCIA_RX) 与板上排针相连。该引脚的硬件原理图如图 2-3-2 所示，SCI 引脚分布图如图 2-3-4 所示

2.4 TXD、RXD 引脚和调试引脚连接

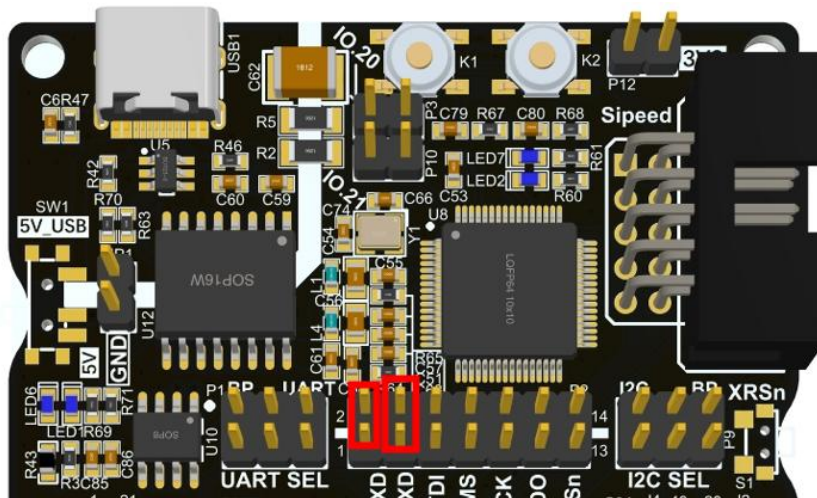


图 2-4-1 TXD、RXD 引脚选择示意图

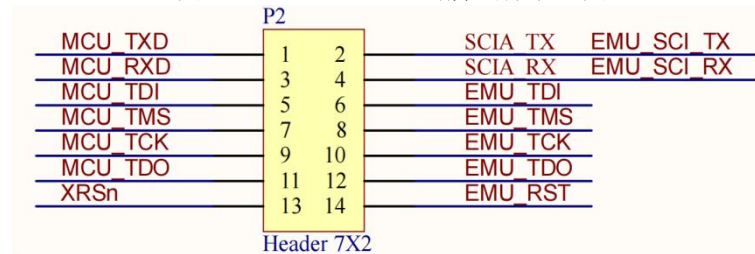


图 2-4-2 TXD、RXD 与调试引脚硬件原理图

连通——板载调试器 UART_RX/TX 与 MCU GPIO28(SCI_TX)/GPIO29(SCI_RX)相连；作用：GPIO28、GPIO29 用作板载调试器、USB 转串口（当前板子串口芯片 U10 默认 NC）功能时，图示跳线帽需要连接，如图 2-4-1 所示。

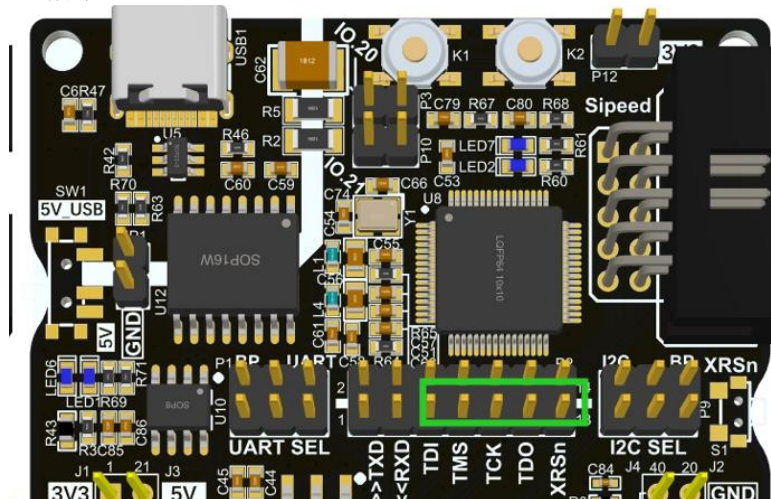


图 2-4-3 调试引脚示意图

作用：图 2-4-3 中的 TDI、TMS、TCK、TDO、XRSn 主要是用来 debug 调试，可以与 JLINK 对应的引脚进行连接使用。

该部分引脚的硬件原理图如图 2-4-2 所示。

2.5 I2C 引脚选择

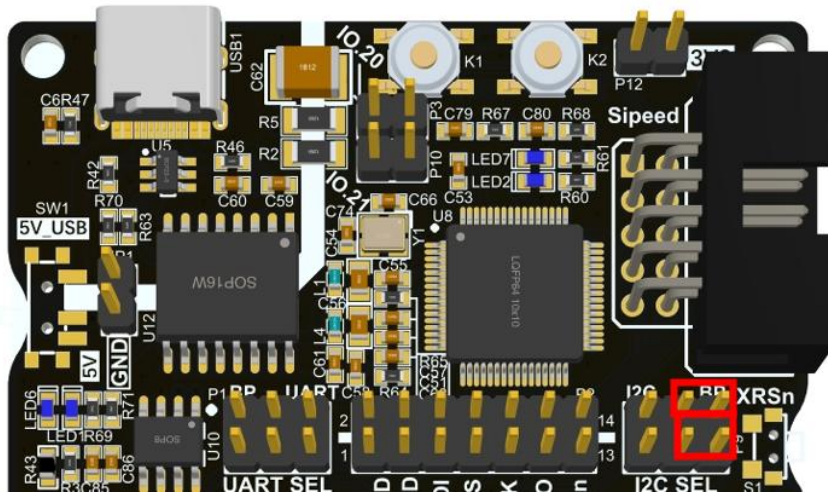


图 2-5-1 I2C BP 引脚选择示意图

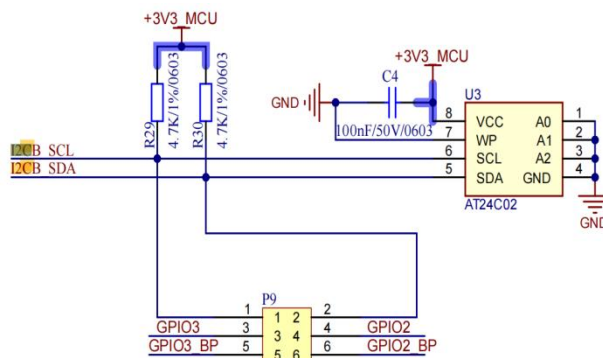


图 2-5-2 I2C 引脚硬件原理图

按如图 2-5-1 所示连接跳线，GPIO2(I2C_SDA)、GPIO3(I2C_SCL)与板上排针相连。

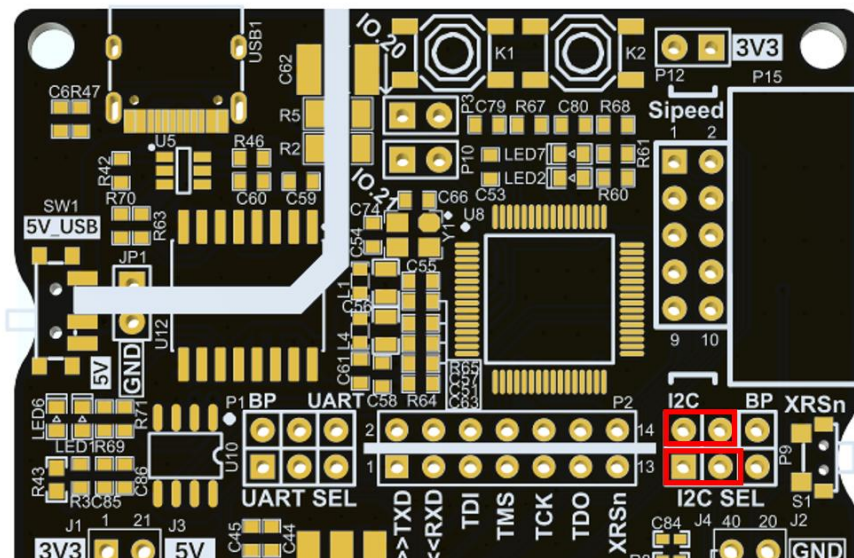


图 2-5-3 I2C SEL 引脚选择示意图

按如图 2-5-3 所示连接跳线：GPIO2(I2C_SDA)、GPIO3(I2C_SCL)与板上 EEPROM (AT24C02) 相连。该 I2C 引脚的硬件原理图如图 2-5-2 所示。

2.6 BOOT 方式选择(芯片的启动方式)

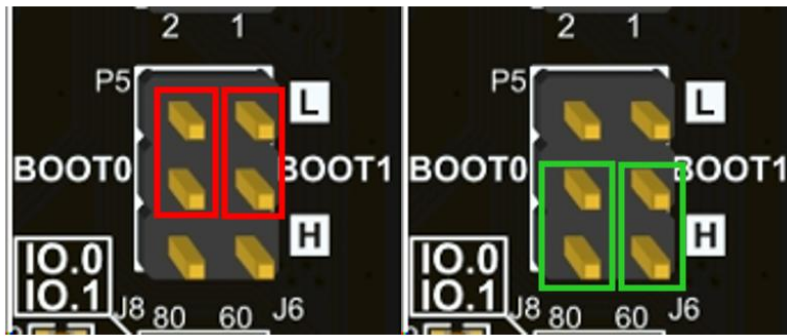


图 2-6-1 芯片从 flash 启动

以上这两种 bootpin 的连接方式表示芯片从 flash 启动如图 2-6-1 所示。

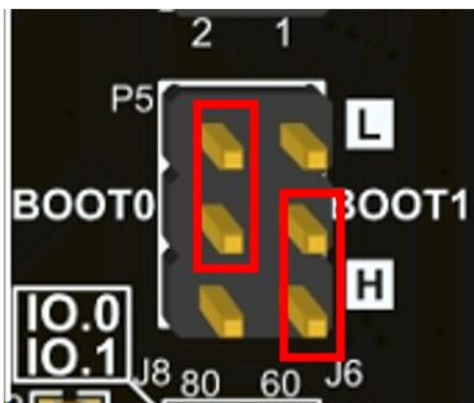


图 2-6-2 芯片从 bootrom 启动

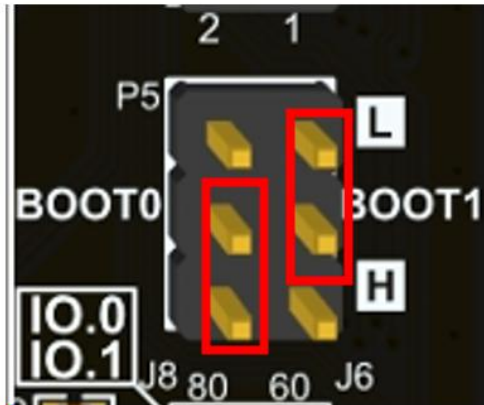


图 2-6-3 芯片从 sram 启动

图 2-6-2 和图 2-6-3 展示的是芯片分别从 bootrom 和 sram 启动 bootpin 的连接方式。

2.7 JP8 管脚连接

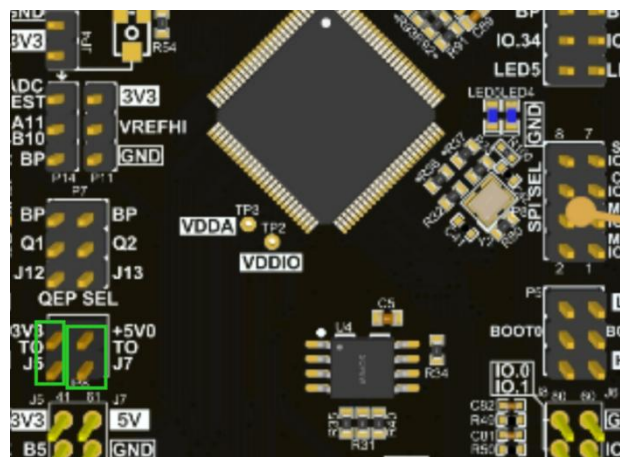


图 2-7-1 JP8 PCB 管脚示意图

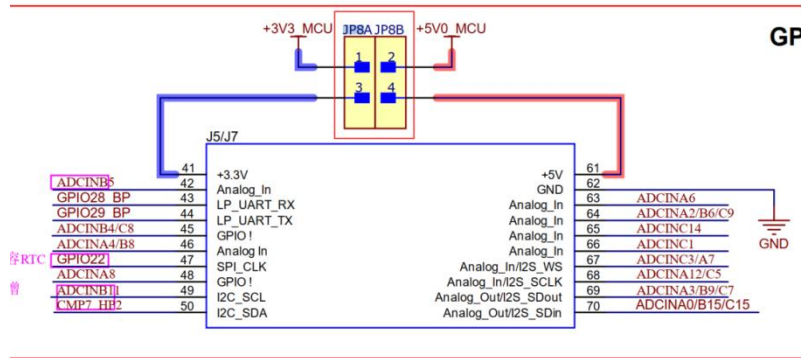


图 2-7-2 JP8 硬件原理图

连接——通过非隔离供电模式进行供电，由生态板的 USB 提供电源，3V3 给 J5 供电，5V5 给 J7 供电。

断开——隔离供电模式，采用其它电源给生态板供电，通过 J5、J7 端子对对应的引脚外供电。

需要注意的是如果采用隔离电源供电需要将 JP1 上的跳线帽拆下，将开关 SW1 关闭，采用非隔离供电模式需要将 JP1 上的跳线帽插上，如图 2-7-1 所示，JP8 的硬件原理示意图如图 2-7-2 所示。

2.8 SPI 管脚连接

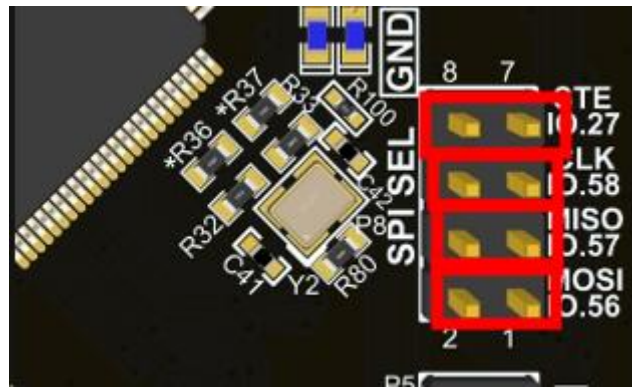


图 2-8-1 SPI PCB 硬件管脚连接

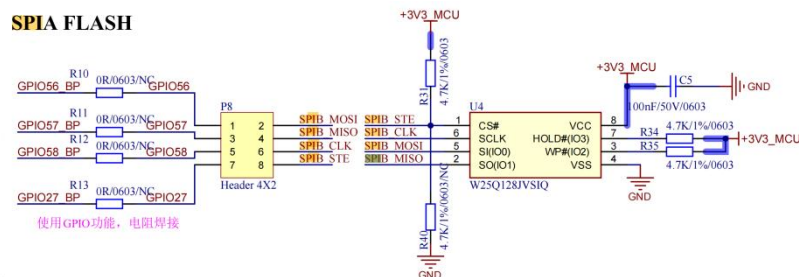


图 2-8-2 SPI 硬件原理示意图

SPI 管脚的硬件连接如图 2-8-1 所示，硬件原理图如图 2-8-2 所示。

连通——连接板上的 SPI-Flash W25Q128

断开——图片右侧引脚作为普通 GPIO 使用，与板上排针相连。

在芯片的硬件使用中，按照该图进行跳线帽的连接默认使用的是 SPIB 读写内部 FLASH，硬件内部是将 SPIB 连接到 SPI FLASH。

2.9 EQEP 管脚连接

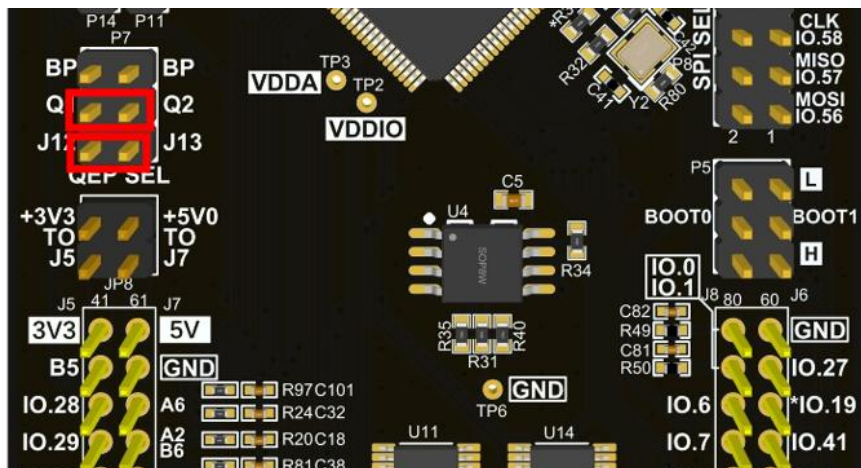


图 2-9-1 QEPSEL 管脚连接

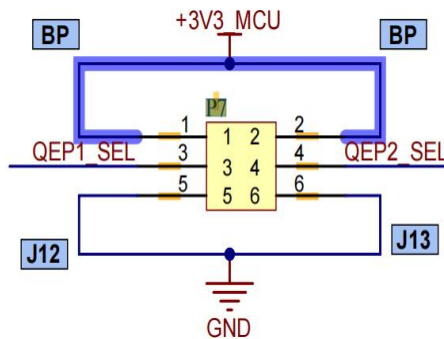


图 2-9-2 QEPSEL 硬件原理示意图

在使用 EQEP 模块时，需要先将跳线帽按照如图 2-9-1 所示连接，硬件原理图如图 2-9-2 所示，之后使用 EQEP 功能，EQEP 引脚如图 2-9-3 所示，硬件原理图如图 2-9-4 所示。

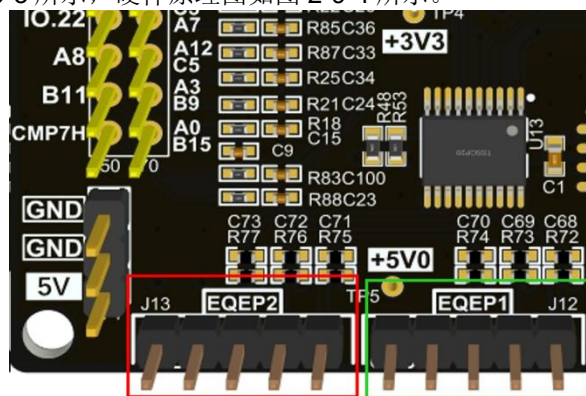


图 2-9-3 EQEP 引脚示意图

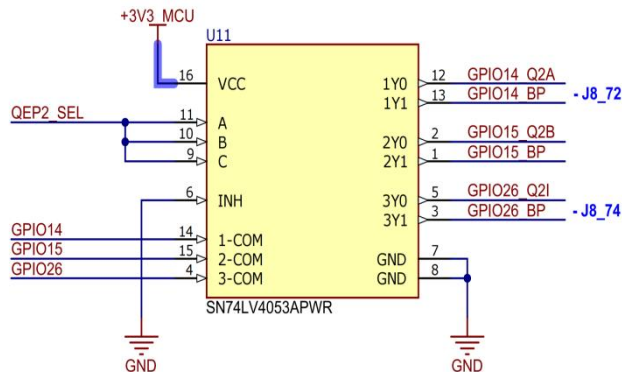


图 2-9-4 EQEP 硬件原理图

QEPSEL 管脚选择连接如上图 2-9-1 所示。

连通：

(1) 将 Q1、Q2 管脚接地，连通 J12, J13。使用 EQEP 功能 (GPIO14_Q2A、GPIO15_Q2B、GPIO26Q2I)；

(2) 如上图所示，将 Q1、Q2 管脚接 BP(连通 3.3v)，GPIO14、GPIO15、GPIO26 与板上插针相连。
需要注意的是：根据硬件特性，跳线帽必须与 BP 端或 J12、J13 相连，不能将引脚悬空

2.10 CAN 引脚连接

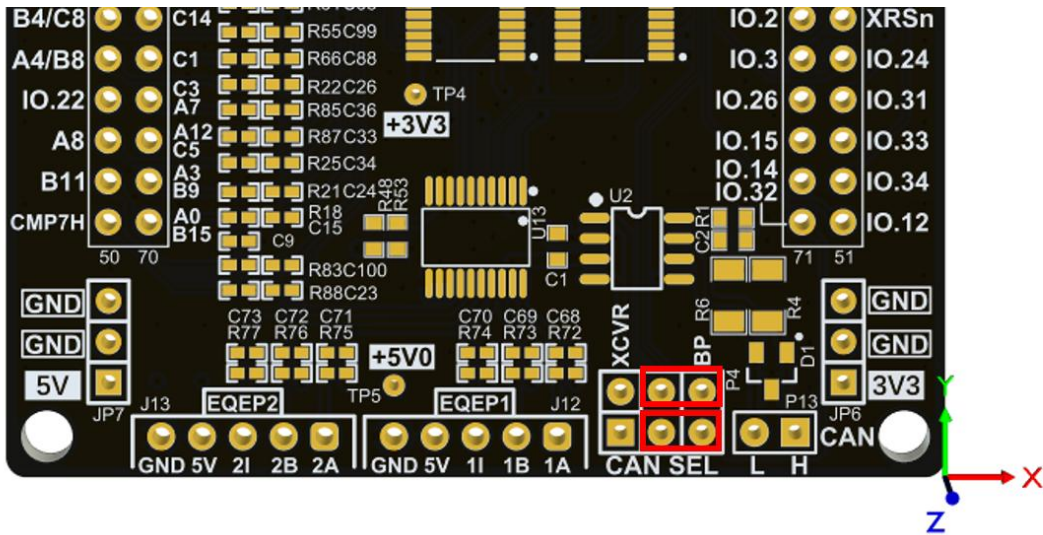


图 2-10-1 BP 引脚选择示意图

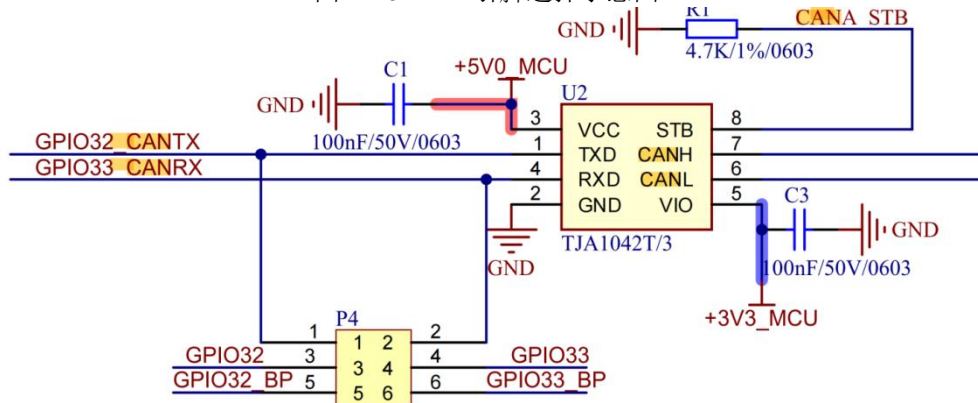


图 2-10-2 CANSEL 硬件原理图

作用：按照图 2-10-1 连通：GPIO32、GPIO33 连接板上插针，用作普通 GPIO 功能。

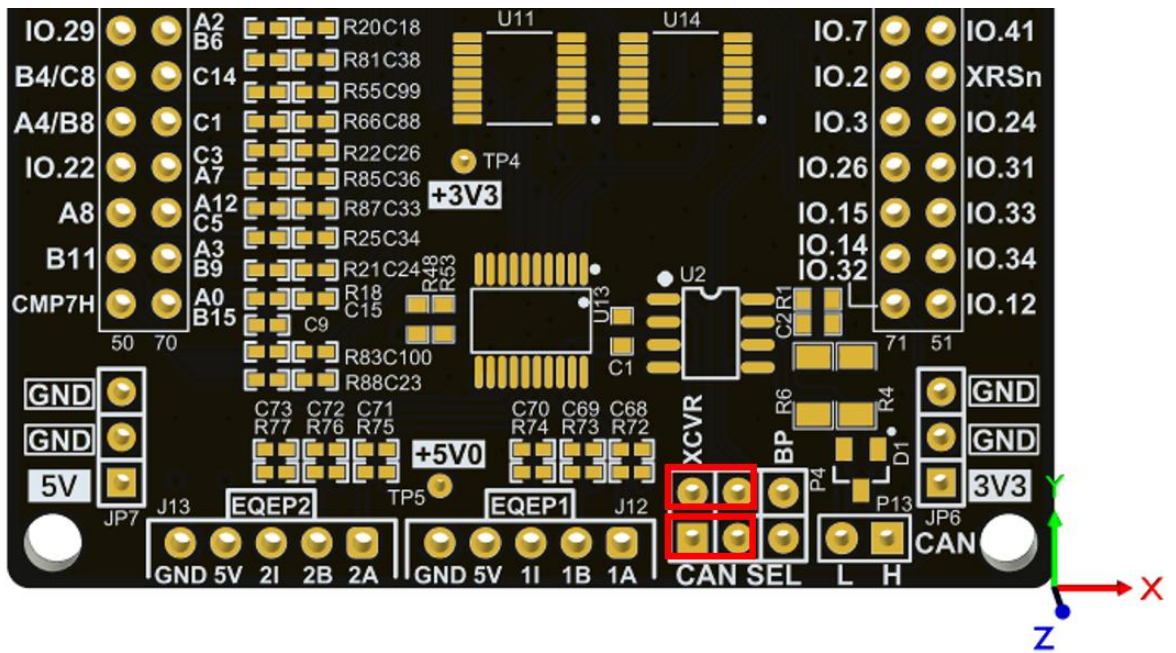


图 2-10-3 CANSEL 硬件原理图

该引脚按照上图 2-10-3 连接，GPIO32 连接 CANTX，GPIO33 连接 CANRX，CANSEL 管脚硬件原理图如图 2-10-2 所示。

2.11 ADC 测试引脚连接

如图 2-11-1 所示，VREFI 为 ADC 外部参考电压输入，如果需要接外部 3.3V 参考电压则需要跳线帽连接 P11 端子上的'3V3'和'VREFHI'引脚。如果 ADC 外部参考电压需要 2.5V（目前生态板没提供 2.5V），则需要从外部引入 2.5V，连接 p11 端子的'VREFHI'与'GND'端子。

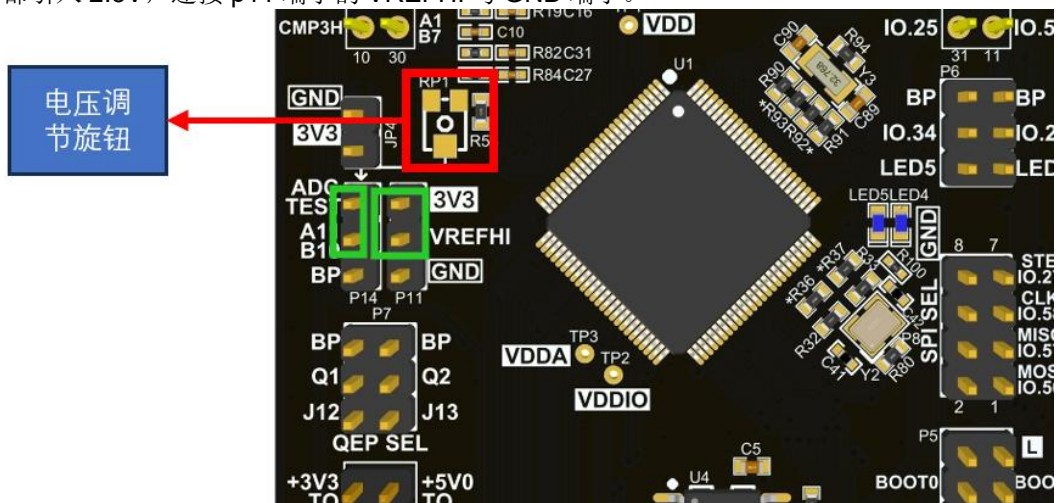


图 2-11-1 ADC 测试引脚 PCB 示意图

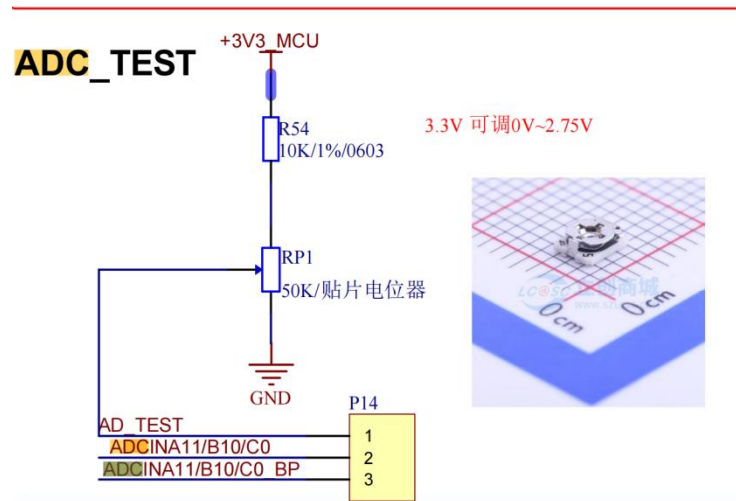


图 2-11-2 ADC 测试引脚硬件示意图

如图 2-11-2 所示，P14 的'ADC_TEST'引脚连接滑动变阻器，'ADCINA11/B10/C0'引脚连接 mcu 的 ADCINA11/B10/C0 引脚，'ADCINA11/B10/C0 BP'引脚则连接 J3 端子的 A10 引脚。可以通过旋转滑动变阻器旋钮改变其输出电压，可以通过跳线帽连接'ADC_TEST'引脚和' A11/B10/C0'引脚使滑动变阻器分压后的电压流入 mcu 内部的 ADC 引脚，完成 ADC 的测试。

需要注意的是 P14 端子上'ADCINA11/B10/C0'引脚与'ADCINA11/B10/C0 BP'引脚平时需要用跳线帽连接，使得 J3 端子上的'A10'引脚能够与 MCU 联通，如果断开则 J3 端子上的'A10'引脚失效。

3 基本操作

3.1 上电与连接

通过该 PCB 的 type-c 进行 USB 供电(typec 接口也可以用作串口连接上位机使用)。

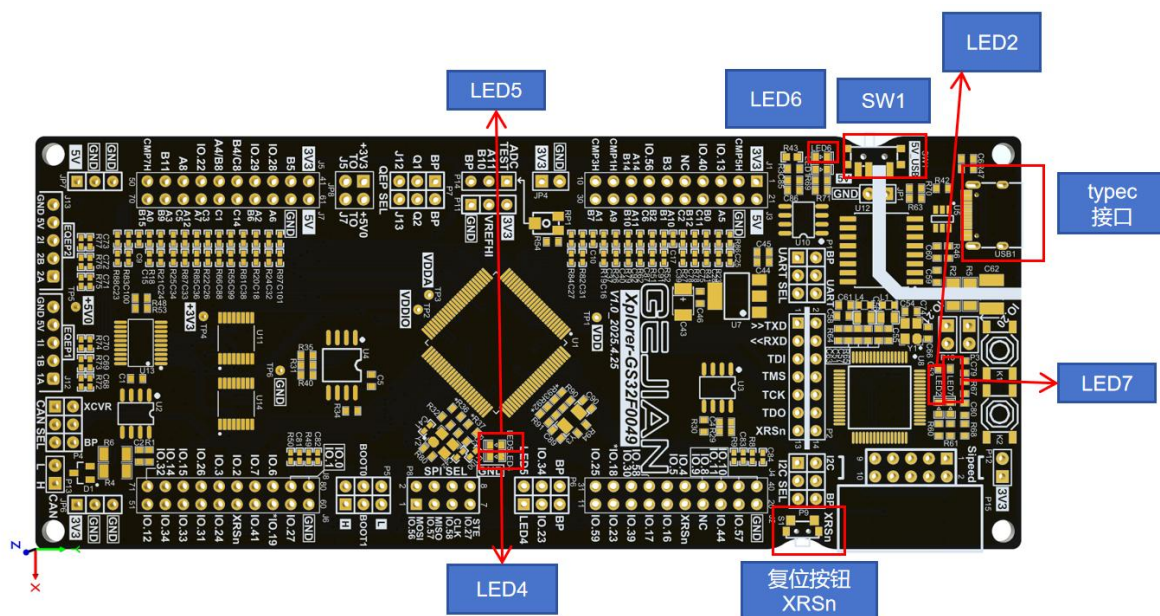
3.2 复位

在该 PCB 上，可以通过 XRSn 按钮进行硬件复位。

3.3 跳线选择

该 PCB 通过 USB1 供电，SW1 按钮作为板内供电开关

注意：当 USB1 供电时，USB1 旁的 LED 会亮红色，再打开 SW1 开关，LED6 会亮红色，此时板内供电正常。如图所示

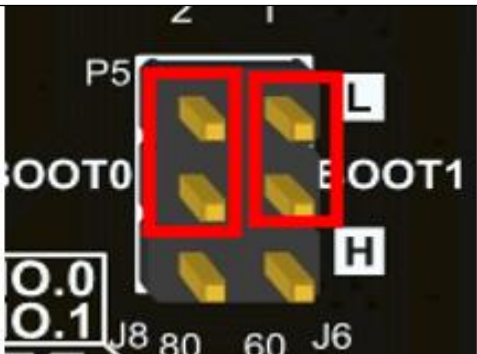
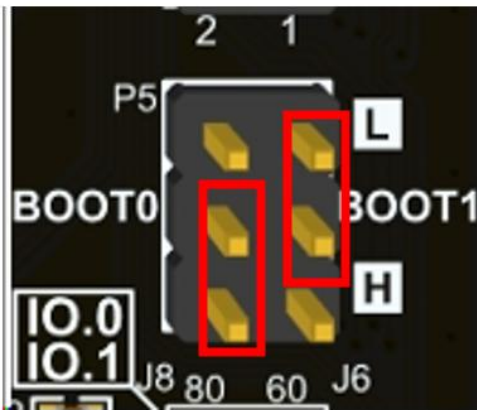
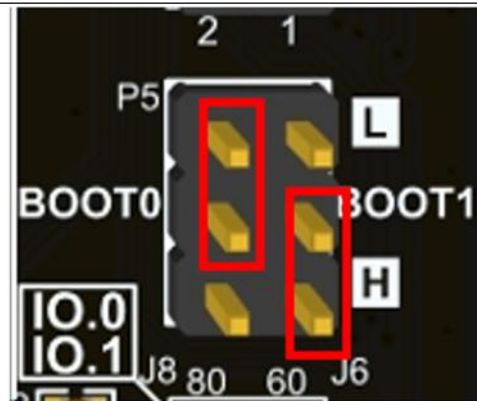


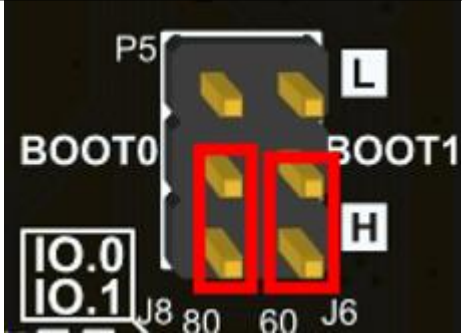
PCB 板按键和 LED 指示灯的作用

指示灯编号	作用
LED1	板子 3.3V 供电指示灯 (红色)
LED6	板子 5V 供电指示灯 (红色)
LED2	板载调试器功能调试 (绿色)
LED7	板载调试器功能调试 (蓝色)
LED4	GPIO23 调试灯 (白色灯, 高电平亮)
LED5	GPIO34 调试灯 (白色灯, 高电平亮)
SW1	选择 PCB 板的 5V 供电电压
XRSn	硬件复位, 使 PCB 恢复到上电时的初始状态

3.4 bootpin 跳线选择

启动模式配置如下表所示:

Boot1:0	启动模式	启动地址	跳线帽连接方式
00	Flash	0x08000000	
01	SRAM	0x20000000	
10	BOOTROM	0x1FFE0000	

11	FLASH	0x08000000	 <p>The image shows a microcontroller pinout diagram. The pins are labeled as follows: P5 at the top; BOOT0 on the left; BOOT1 on the right; IO.0 and IO.1 in a box at the bottom left; J8, 80, 60, and J6 at the bottom. Two pins, one in the BOOT0 column and one in the BOOT1 column, are highlighted with red rectangular boxes.</p>
----	-------	------------	--